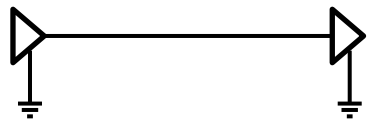


## ⑥何をやっても直らないジッタを改善したい

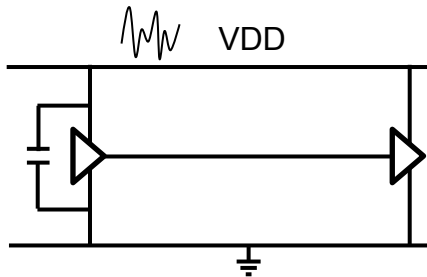
お困り事：高速I/Fにおいて、ジッタが規格を満足しない。信号系のジッタ対策だけでは解決できない

### 一般設計

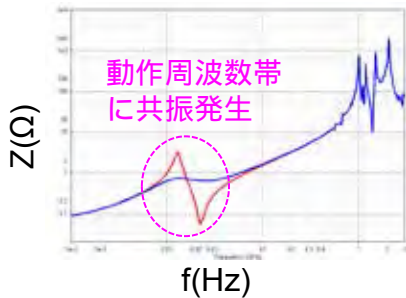


- ポイント
- $Z_0$ 整合、抵抗等で信号波形を調整する

### リーン設計

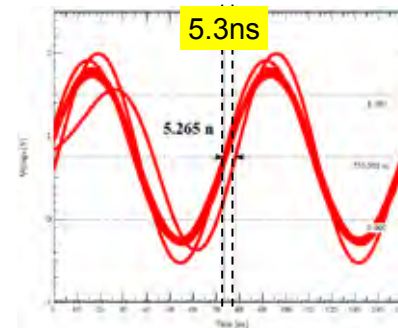


- ポイント
- SI+PI解析で検証
  - 動作周波数の電源 $Z_0$ 低減

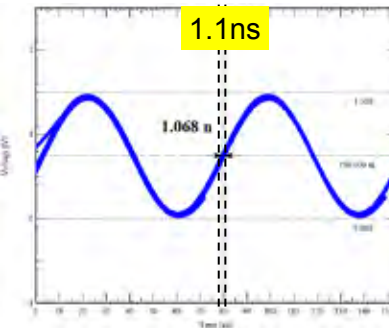


パソコンと配線のインダクタンスによりインピーダンスの共振/反共振が発生し信号波形のジッタに影響する。インピーダンスのピークを抵抗により対策する

### ジッタを改善



対策前



対策後

電源インピーダンス低減により、ジッタを5.3ns 1.1nsに改善