

# 半導体メモリの展望

東北大学

名誉教授 舩岡 富士雄



私たちが通常使っている家庭電化製品たとえばテレビ、DVD、ビデオ、エアコン、電気洗濯機、冷蔵庫、掃除機、携帯電話など、および自動車などすべてが半導体メモリーを使用している。結果的に半導体メモリーなしには、現在のわれわれの生活は成り立っていないのである。本文では、半導体メモリーの歴史と展望を述べる。

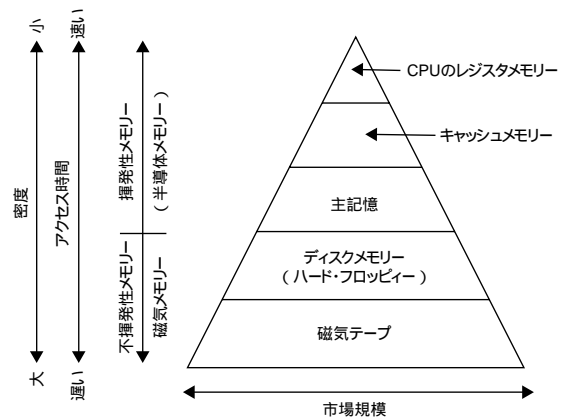
## 1 メモリーとは

最も簡単で身近なメモリーとはいわゆるメモである。自分の身近なことを忘れないために簡単な文章を書き留める。メモリーとは、まさに忘れないようにデータを入力する、次に必要なときに読み出す。この作用をする物がすべてメモリーと言ってよいと考えている。この意味でメモリーは古代から存在していたわけである。文化の発展上革命的な発明であった物の1つとして紙への印刷が挙げられている。印刷技術の発展は文化の広がり大きな貢献があった。印刷はある意味で読み出し専用不揮発性メモリーと言える。

## 2 計算機におけるメモリーの役割

メモリーを語るのにどうしても計算機について述べなくてはならない。その理由は現在実用化されている計算機はすべてプログラム内蔵方式を採用しているからである。この方式を初めて提唱したのは米国の大数学者フォン・ノイマンである。このフォン・ノイマン型計算機は計算機の動作を規定する「命令」と命令の対象である「データ」の双方を主記憶に格納し計算する。すなわち主記憶にある命令とデータを主記憶にある計算方法によって計算するのである。まさに主記憶と呼ばれるメモリーの性能が計算機の性能そのものを決めることになる。1960年代の計算機において使われたメモリーの構成を第1図に示す。当時キャッシュメモリーはバイポーラトランジスタにより実現されており、主記憶は磁心マトリクス記憶素子（コアメモリー）であった。不揮発性メモリーとしては磁気テープおよびハードディスクメモリーを使用し

ていた。第1図に計算機が使用するそれぞれのメモリーの市場規模（すなわち売り上げ）を横軸に、縦軸に要求されるアクセス時間すなわち書き込みおよび読み出しに要求される時間（性能）を縦軸に示している。第1図から、高性能のメモリーは、市場規模すなわち売り上げは少ない。一方、電源を切っても記憶を保持する不揮発性メモリーは、書き込みおよび読み出しの性能は劣るが、市場規模すなわち売り上げは圧倒的に大きいことがわかる。第1図のメモリーの構成自体は現在でも当然ではあるが全く変わっていない。半導体メモリーの歴史は、計算機に使われる磁気メモリーをいかに置き換えたかの歴史と言って過言でないと言える。



第1図 計算機におけるメモリーの階層

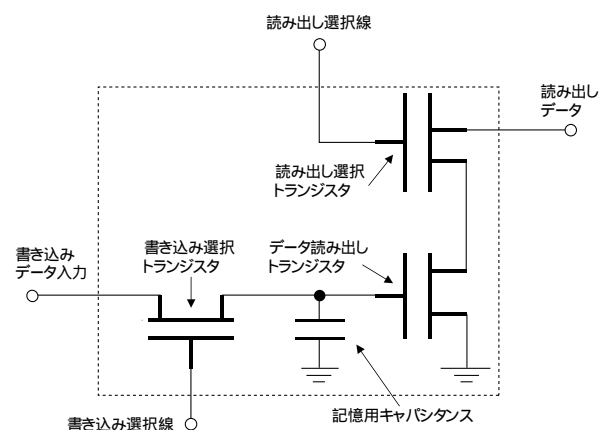
当時の主記憶コアメモリーは縦横に配線した交点にドーナツ状のフェライト磁石を配置し、縦横のそれぞれの配線がフェライト磁石をコイル状に巻いたメモリーである。1ビットのメモリーはフェライト磁石1個からなり、1個のフェライト磁石を銅線が巻いているのであるから1kビットの大きさは駆動装置を入れると約50×50×20センチメートルの大きさになった。消費する電力は1kビット当たり100ワット程度であった。10Mバイトの主記憶をもった当時の大型計算機は主記憶を置く部屋だけで15×15メートルの大きな学校の1教室に当たる部屋を8室

占領し、さらに消費電力は6000 キロワットにもなったのである。ノイマン型計算機では主記憶の性能が計算機の性能を決める。したがって磁気メモリーを高速に書き込み読み出しするためにはメモリーのどの番地でも直接アクセスできることが必要である。コアメモリーでは碁盤の目のように配置したフェライト磁石を縦の配線と横の配線を選択することにより所望の番地を自由に高速に選ぶことができる、すなわちランダムアクセスすることができるようになっていた。このようにどの番地も自由に選ぶことができることをランダムアクセス可能なメモリー（RAM: Random Access Memory）と呼んでいる。1960年代はコアメモリーを使用することで当時としては高速の計算が可能になり、月へ人類が初めて到達し得る偉業が達成できたのである。しかし大型計算機1台が1つの学校ぐらいいい場所を占有し、かつ消費電力は大きな工場が使う程使うので、それ程普及しなかった。すなわち計算機の発展が主記憶装置の発展に大きく依存していたのである。これから説明する半導体メモリーの発展により、当時の超大型計算機の数万倍の性能を有する計算機がノート型計算機で実現するようになった。その結果、家庭電化製品にもこのノイマン型計算機が入り非常に便利になった。たとえば、冷蔵庫は1980年代に計算機が導入されたことにより、温度センサーを制御し霜取りなどの人間の動作が必要なくなり、かつ消費電力が3分の1にも省エネルギー可能になっている。電気釜、電気洗濯機およびオーディオビデオ製品すべてに使われている。1960年代にそのようなことができなかつたか？という質問に対して、答えは実現できたのである。ではどのようにすれば実現できたかと説明すると次のようになる。現在10万円で買える冷蔵庫に学校の5教室分程の完全空調された部屋を占領する計算機を接続し、冷蔵庫の温度および霜取りを完全自動化し、冷蔵庫の消費電力を3分の1にすることはできる。しかし、冷蔵庫をコントロールする計算機の値段は10億円以上し、電力消費量は数百キロワット必要である。だれもこんなことはしない。現在、冷蔵庫についている計算機のコストは安く消費電力も冷蔵庫本体に比較して省略できるぐらい少ないから実現できているのである。1960年代、月に人間を送り無事に帰還に成功した計算機と、現在冷蔵庫に入っている計算機と本質的に同じノイマン型計算機である。これまでの計算機の進歩はいわゆるメモリーなどのハードの進歩がその担い手であったと言える。

### 3 DRAM

計算機の主記憶であったどの番地も自由に選ぶことができるランダムアクセス可能なメモリーであるコアメモリー（磁気メモリー）を最初に置き換えた半導体メモリーは1971年米国インテル社が商品化した1 kビットのDRAM（Dynamic Random Access Memory）チップである。この主記憶用メモリーとしての1 kビットのDRAMは、ランダムアクセス可能なメモリーでかつ半導体メモリーであるので、コストを大幅に安くでき、かつ電力使用量および占有体積も大幅に縮小可能であった。半導体メモリーであるDRAMが磁気メモリーを置き換える幕開けであった。インテル社が開発した1 kビットDRAMは、第2図に示すように記憶用素子として1個のキャパシタンス、データ書き込み用トランジスタ、データ読み出し用トランジスタおよびデータ読み出し用選択トランジスタの3個のトランジスタから構成されていた。キャパシタンスにデータを記憶させるため電源を供給しても短い時間にその記憶を忘れてしまう。そのため、周期的に再書き込みが必要である。すなわちデータを読み出し、そのデータを再書き込みする。この再書き込みをリフレッシュと呼んでおり、その周期はビット当たり2 ミリ秒（1000分の2秒）である。このため常にメモリーが活性の状態にあるためダイナミックメモリーと命名された。

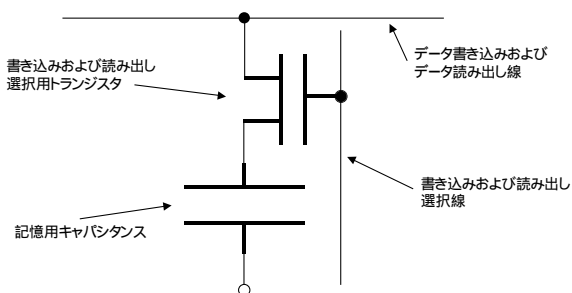
1 kビットDRAMのチップは小指の先に乗るくらい小さく、消費電力も1 ワット以下であり、アクセス時間も1 マイクロ秒（100万分の1秒）以下と高速であるので、主記憶である磁気メモリーのコアメモリーをたちまちの内に駆逐してしまった。体積でDRAMはコアメモリーの1万分の1になってしまったからである。コアメモリーは磁気メモリーであるから、電源を切っても記憶を忘れない不揮発性メモリーである。DRAMは、記憶を続けるた



第2図 インテル社開発の1 kビットDRAMメモリーセル

めに電源ばかりでなく常に2 ミリ秒の周期で読み出し、そして書き込むリフレッシュ動作が必要である。しかし、DRAMが主記憶として完全に取って代わった。理由は、ノイマン型計算機の主記憶として要求される機能は高速に書き込みおよび読み出しできることにあるからである。主記憶には不揮発性は要求されないのである。これが1971年から3年で4倍のペースでDRAMの開発が進む歴史の幕開けである。

次に4 kビットのDRAMがテキサスインスツルメンツ (TI) 社から発売された。TI社のDRAMは、第3図のようなメモリーセルである。1 ビットは、1個のキャパシタンスと1個の選択用MOS (Metal Oxide Semiconductor) トランジスタから構成されている。インテル社が開発した1 kビットのDRAMは、第2図に示すように1 ビットが1個のキャパシタンスとデータ書き込み選択用MOSトランジスタ、データ読み出し用MOSトランジスタおよびデータ読み出し用MOSトランジスタと3個のMOSトランジスタから構成されているのに対して、TI社のメモリーセルは1個のMOSトランジスタから構成されている。したがって1 ビット当たりのメモリーセル占有面積を2分の1以下に縮小できた。半導体メモリーにおいて、チップ面積が2倍大きいことはコストが約10倍高くなる場合がある。したがって4k ビットDRAMより集積密度の高いDRAMは、1 ビットが1個のキャパシタンスと1個の選択用MOSトランジスタから構成されるメモリーセルに統一され、現在に至っている。



第3図 テキサスインスツルメンツ (TI) 社が開発した1 ビットを1トランジスタで構成するDRAMメモリーセル

#### 4 SRAM

DRAMと同じくインテル社より1970年スタチックRAM (SRAM : Static Random Access Memory) が発売された。SRAMは、DRAMと同じく指定した番地のメモリーセルを自由に選択可能なランダムアクセス可能なメモリーである。DRAMがダイナミックRAMと言われ、SRAMがスタチックRAMと言われるゆえんは、DRAMがすでに説明し

たようにリフレッシュが必要だからである。すなわち、いつでも動作しているメモリーであるから「ダイナミックメモリー」とインテル社が命名した。SRAMは電源が供給されている限り記憶を保持するメモリーである。SRAMは記憶を保持している間は全く動かないように見える。このため静的メモリーすなわち「スタチックメモリー」と、同じくインテル社がSRAMと命名した。

SRAMはメモリーの保持を回路動作で記憶しているため1 ビットが6素子から構成されている。このため、SRAMのシリコン上に占める1 ビットの占有面積は、DRAMの占有面積に比較して倍以上大きい。結果として、SRAMの製造原価は、DRAMの約数倍高くなる。SRAMは、DRAMに比較して高速、リフレッシュが不要、および消費電力が少ないなど性能面ではすべて勝っている。しかし、主記憶としてはDRAMが使われる。理由はただ一つ、コストが安いからである。

#### 5 フラッシュメモリー

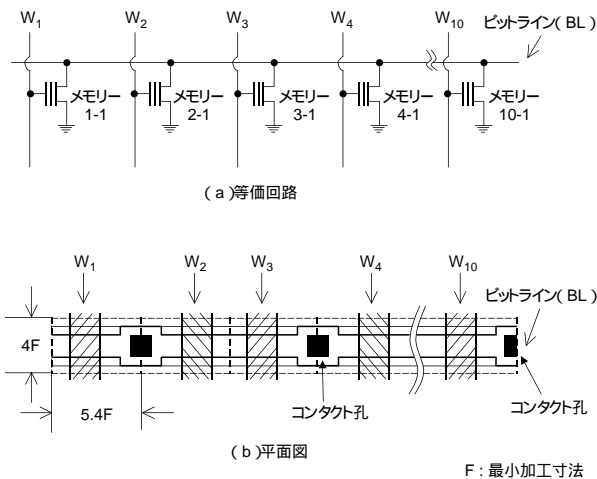
インテル社が1 ビットを2個のトランジスタから構成した電気的書き換え可能な不揮発性メモリー (EEPROM : Electronically Erasable and Programmable Read Only Memory) を開発した。しかし広く使われることはなかった。その理由は、インテル社のEEPROMは1 ビットを2個のトランジスタから構成していたため、コストが高くなってしまったからである。筆者は、コストを下げるためにDRAMで説明したように1 ビット当たりのトランジスタを2個から1個に縮小する方法を考えた。

インテル社のEEPROMは、1 ビットを2個のトランジスタから構成しているため1 ビットごとに選択して消去および書き込みが可能である。一方、ファイルメモリーとして使われる磁気メモリーである磁気テープおよびハードディスクは、消去、書き込みおよび読み出しすべて連続である。すなわち、不揮発性メモリーの分野では、1 ビットごとに選択して消去および書き込みの機能を全く使っていないのである。不揮発性メモリーの分野を狙う半導体メモリーも、コストを下げる方法として、1 ビットごとに選択して消去および書き込みを行う機能をなくして、全ビット一括消去し、書き込みは1 ビットごとに行うことによって、第4図に示すように1 ビットを1個のトランジスタから構成可能になることに至ったのである。これがフラッシュメモリーの始めであり、フラッシュイレース (Flash Erase) が英語で一括消去の意味をもつことになったのである。最初のフラッシュメモリーは、後から提案したNAND型フラッシュメモリーと区別するためにNOR型フラッシュメモリーと命名した。

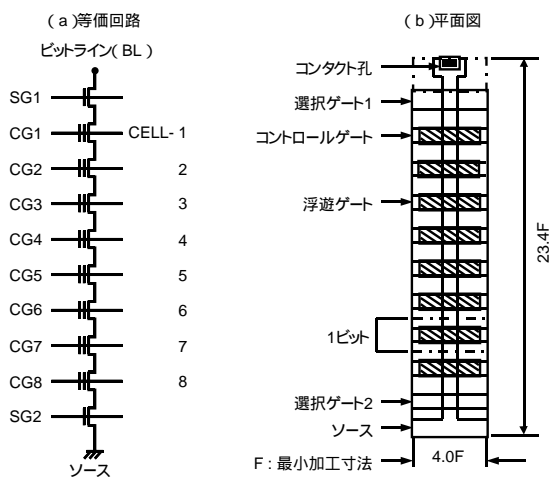
NOR型フラッシュメモリーをさらに縮小する方法を模索した。NOR型フラッシュメモリーの等価回路を第4図(a)に、平面図を第4図(b)に示す。平面図を見るとコンタクト孔の占有面積が大きいことがわかる。コンタクト孔は、各メモリーセルをビットライン(BL)に接続するために必須である。

このコンタクト孔をなくする方法としてNAND型フラッシュメモリーの回路構成を提案した。NAND型フラッシュメモリーの等価回路を第5図(a)に示し、平面図を第5図(b)に示す。平面図の第5図(b)を見ると、8ビットのメモリーセル当たり2分の1のコンタクト孔があるのみである。

NOR型フラッシュメモリーの第4図(b)の平面図から1ビット当たりの占有面積は $21.6F^2$  (F: 最小加工寸法)であり、NAND型フラッシュメモリーの第5図(b)の平面図から1ビット当たりの占有面積は $23.4 \times 4 \div 8 = 11.7F^2$



第4図 NOR型フラッシュメモリー



第5図 NAND型フラッシュメモリー

である。NAND型フラッシュメモリーの1ビット当たりの占有面積は、NOR型フラッシュメモリーの2分の1以下に縮小できたのである。もちろん、何の犠牲もなく縮小できたわけではない。NAND型フラッシュにすることにより、読み出し速度は10倍以上遅くなった。もともと、不揮発性メモリーの使用分野は、磁気テープおよびハードディスクなどの連続読み出しの用途であるので、高速書き込みおよび高速読み出しはあまり意味がないのである。逆に、この分野はコストが重要である。占有面積が2分の1になるとコストが約1桁下がることはDRAMで実証済みである。したがって、NAND型フラッシュメモリーの市場が大きくなるのは理にかなっており、今後も成長すると信じている。

## 6 メモリーの展望

計算機に使われるメモリー階層は、第1図に示されるように市場規模が大きいのは不揮発性メモリーの分野である。現在の計算機の動作原理がフォン・ノイマン型であり、すべてプログラム内蔵方式であるからである。内蔵される膨大なプログラムはコストの安い不揮発性メモリーに記憶され、計算を実行するときにその一部が高速メモリーに転送され使われる。この計算機の動作原理が使用されている限り、第1図のメモリー構成構造は維持される。もちろん、40年以上前から、計算が実行される高速メモリーに不揮発性メモリーの特性をもたせる企ては数多くあった。しかし、いずれも大きな市場を形成するまでに至っていない。これからも、市場規模が大きいコストの安い不揮発性メモリーの開発が重要になると信じている。

フラッシュメモリーが拓く世界について私見を述べてみる。私の身近の例として、老人の介護および身体障害者の援助などが非常に重要である。しかし、現状は十分とは言えない。老人の介護および身体障害者の援助などは現在できるか不可能かと問われればすべて可能なのである。たとえば、現在宇宙飛行士は人工衛星に乗って1年以上も地球上を回っている。宇宙飛行士は、狭い人工衛星の中で運動もし、排泄もし、体を清潔に保つシステムによってわれわれが風呂に入ったと同じ清潔度を維持しているから1年以上も人工衛星に乗って地球上を回ることが可能なのである。これは、上述のシステムによって、われわれが風呂に入ったと同じ清潔度を維持できる装置を備えただけで24時間地球上で宇宙飛行士の体調を監視し、もし必要であれば、地球上から指示により必要な作業ができるからである。

ここで、人工衛星の中の宇宙飛行士の代わりに介護が

必要な老人と置き換えてみる。介護が必要な老人に服を着せ、運動もさせ、排泄もさせ、体を清潔に保つシステムによってわれわれが風呂に入ったと同じ清潔度を維持できる装置内に介護し、遠隔地から体調を監視し、もし必要であれば、遠隔地からの指示により必要な介護を行うことができるか？否か？の問いには当然できるのである。論理的には、以上のように人工衛星の中の宇宙飛行士にできているのであるから、当然、介護が必要な老人にもできるのである。しかし、現実には不可能である。なぜか、答えは簡単である。現在人工衛星の中の宇宙飛行士にできていることを実行するためには、数百億円の費用が必要である。これは、本文2章で述べた冷蔵庫の消費電力を3分の1にするのに30年前は10億円以上の計算機を使えば可能であった。しかし、だれもそんなことはしない。現在、冷蔵庫の消費電力を3分の1にするために必要な計算機のコストが100円以下になったので使用できるようになったのである。以上のように、原理的にできることと実用になるかの最大の要因の1つは、実行するため必要なコストがどのくらいかかるかによることを歴史は示している。

それでは、半導体メモリの最大の市場をもつ不揮発性半導体メモリとしてのフラッシュメモリの展望を述べてみる。

上記で述べたように、現在人工衛星の中の宇宙飛行士にできていることを実行するために必要なコスト数百億円を介護が必要な老人が使えるようにするためには、せめて車1台分のコスト100万円以下にする必要がある。すなわちシステムコストを数万分の1にする必要がある。現在のシステムコストの大部分が計算機のコストと考え、かつ宇宙飛行士にできていることを実行するための必要なコストは、特注品であるので大量生産すれば100分の1以下になると考えると、計算機のコストを500分の1以下にすることにより100万円の介護システムが可能になる。

介護を必要とする老人が、もし車1台分の100万円で、運動もでき、排泄もでき、体を清潔に保つシステムによってわれわれが風呂に入ったと同じ清潔度を維持できる装置を備えたうえに、24時間体調を監視可能であり、もし必要であれば、医師の指示により必要な治療ができるのであれば、皆が使うと信じている。

これを実現可能にするためには、計算機のコストを現在より500分の1以下にしなければならない。この計算機のコストを現在の500分の1以下にするキー技術は、不揮発性メモリであるフラッシュメモリのコストダウンにある。つまり、フラッシュメモリのコストがどこまで下がるかによる。もちろん、新しい動作原理による不揮発性メモリの実現が望ましいのは言うまでもない。今

後、フラッシュメモリのコストがどこまで下がるかを考えてみる。すでに説明したように、メモリのコストは1ビットのメモリーセルがシリコン上で占める表面積に大きく依存する。1個のメモリーセルに1ビットを記憶する場合は、コストは1個のメモリーセルの占める表面積で決まる。しかし、現在1個のメモリーセルに3ビットのデータを記憶させることができる多値記憶の方法が実用化されている。たとえば、1個のメモリーセルに3ビットのデータを記憶させることができる多値記憶の方法によれば、1ビットを記憶するメモリーセルの占有表面積は3分の1になる。すなわちメモリーセルを作る最小加工寸法を縮小することなく1ビットを記憶するメモリーセルの占有表面積を3分の1に縮小できたのである。多値記憶の方法は、さらに回路などの工夫により1個のメモリーセルに4ビットおよび5ビット以上を記憶できるような発展が期待される。

さらに新しい構造であるSGT (Surrounding Gate Transistor) を用いることによるメモリーセルの縮小化およびECC (Error Collection Code) を用いた回路技術の導入などにより、計算機のコストを現在と比較して1000分の1以下にすることも夢ではないのである。

## 参考文献

舛岡富士雄：躍進するフラッシュメモリ (工業調査会) (1992).

## プロフィール

舛岡 富士雄 (ますおか ふじお)	
1966	東北大学 工学部卒業
1971	東北大学 大学院 博士課程修了 工学博士
1971-1994	(株) 東芝
1994-2007	東北大学 教授
2006-2007	日本ユニサントイスエレクトロニクス (株) 兼務
2007-現在	日本ユニサントイスエレクトロニクス (株)
2007	紫綬褒章 受章

専門技術分野：半導体工学, IEEE Fellow

主な著書：

躍進するフラッシュメモリ (工業調査会) (1992).