

次世代高画質映像空間を創出する4Kプロジェクターのコア技術

Core Technology of 4K Projector to Create a Next-Generation Immersive Image Quality

井上 益 孝
Masutaka Inoue

栞本 吉 弘
Yoshihiro Masumoto

野口 俊 之
Toshiyuki Noguchi

明山 保
Tamotsu Akeyama

増谷 健
Ken Mashitani

安部 高明
Takaaki Abe

要 旨

スクリーン上での視認解像度を4倍に向上させる、Pixel Quadrupling技術を開発した。本技術は、投写画像を水平垂直2方向に、高速かつ精密に移動させる画素ずらしユニットと、独自の映像信号処理方式を組み合わせることで実現している。画素ずらしユニットは、投写レンズの入射側光路に配置され、光軸を1/2画素幅だけシフトさせる。映像信号処理方式は、画素ずらし表示に最適化した強調処理、1/4画素の間引きサンプリング、4倍速出力に対応したフレーム変換を行う。本技術をWQXGA (2560×1600画素)の表示素子を用いた3chip DLP (Digital Light Processing)方式のプロジェクターに適用し、スクリーン上において4K解像度相当の高精細映像を実現している。

Abstract

Pixel Quadrupling technology that increases the perceivable resolution by four times has been developed. A pixel shift unit is placed in the incoming space of a projection lens and carries out two-dimensional pixel shift operation at high speed and very precisely. The newly designed image processing algorithm includes enhancement, resampling and 4x high-frame-rate creation, and these were optimized for pixel shift images. It has been applied to a three-chip Digital Light Processing (DLP) projector equipped with WQXGA (2560x1600) pixel device, and can be used to produce 4K visible resolution on the screen.

1. はじめに

業務用映像機器の市場において、コンテンツ制作から映像表示までの一連のシステム機材の4K化が進行している。表示側では、容易に高精細映像を実現できる4Kプロジェクターへのニーズが高まっている。プロジェクターは、透過型液晶素子を用いる3LCD (Liquid Crystal Display)方式と、反射型マイクロミラー素子DMD (Digital Micro-mirror Device) [1]を用いるDLP (Digital Light Processing) (注1)方式が主流である。しかし、いずれの方式においても、画素構造の微細化のハードルは高く、小型かつ高精細で、光利用効率の高い4K表示デバイスの実用化には至っていない。そのため、表示デバイスの進化に依存しない、スクリーン上で観察者が視認する解像度(視認解像度)を実効的に向上させる技術の開発が必要となる。

この背景を踏まえ、二次元の画素ずらしを用いて視認解像度を表示素子のもつ解像度に対し、4倍化する「Pixel Quadrupling」技術を開発した。本技術は、以下の要素から構成される。

- スクリーンへの投写画像を水平垂直2方向に高速かつ精密に順次ずらす画素ずらしユニット

- 画素ずらしに合わせた画像処理を施し、入力画像の4倍のフレームレートで画像出力する映像信号処理方式

画素ずらしユニットによる画素ずらしは、3LCD方式とDLP方式の両者に適用可能である。一方で、映像信号処理は、入力フレームレートの4倍の速度で画像出力する必要があり、より高速応答性を有するDLP方式が有利である。そこで、表示方式としてDLP方式を選択した。また、WQXGA解像度(2560×1600画素)のDMD素子を用いることで、4K解像度(3840×2160画素)と同等以上の解像感を視認できることを実証した。

本稿では、Pixel Quadrupling技術を構成する独自の映像信号処理方式や画素ずらし手法について解説し、4K実用化に向けた取り組みについて説明する。なお本文中において、「解像度」は映像を構成する画素の総数として用いている。

2. 映像信号処理方式の構成

Pixel Quadrupling技術は、スクリーン上の投写位置を1/2画素幅で高速に水平垂直2方向にずらしながら、4つの位置に合わせた画像を表示することで、観察者が視認する実質的な解像度を増加させる技術である。これは、1/2画素幅の画素ずらし表示により生じる画素の重なり領域

(注1) Texas Instruments Inc.の登録商標または商標

が、オーバーサンプリングの役割を果たしているためであり、表示素子の解像度以上の解像度で、画素感の無い滑らかな表示を観察者に提供することが可能である。ただし、この画素の重なりは、ローパスフィルタとしても作用するため、高周波成分の忠実な再現が困難となる。

そこで、映像中の高周波領域に対し、独自の補償処理を導入することで、高解像度と高鮮鋭感を同時に実現した。加えて、4倍速での画像表示機能を利用した動き補償型フレーム変換処理の導入により、動画ぼやけを改善した。

本章では、まず、映像入力から投写までの映像信号処理ブロックの全体構成を述べたのち、上記の2つの高画質化処理について詳述する。

2.1 映像信号処理ブロックの回路構成.

高画質化処理を含む全体回路構成を第1図に示す。入力された画像は、高画質化処理部において、まず画素ずらし表示に対し、最適化された適応型エンハンサ処理を施される。次に、サブフレーム画像生成処理において、表示素子解像度に合わせた4枚のサブフレーム画像に再サンプリングされる。生成された各サブフレーム画像は、動き適応型の4倍速フレーム変換処理を適用後、入力フレームレートの4倍の速さで出力部に出力される。出力部では、生成された4枚の画像データが表示素子駆動ブロックにおいて素子駆動信号に変換され、RGB各素子にて表示される。

2.2 適応型エンハンサ処理

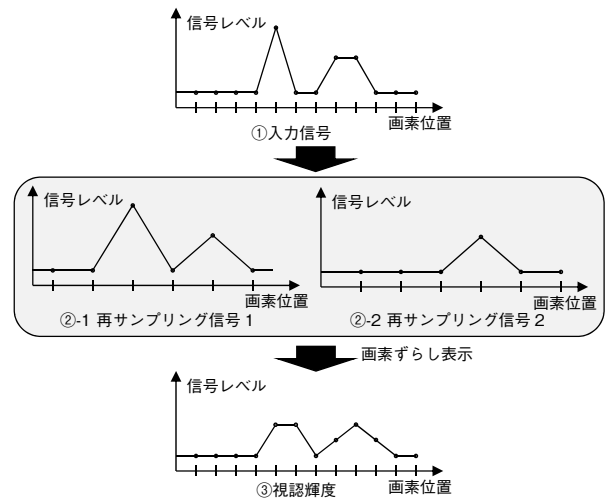
〔1〕画素ずらし表示の視認性

投写面上の各領域では、1/2画素幅での画素ずらし表示により、入力信号において隣接する4個の画素値がフレームレートの4倍の速さで順番に表示される。このとき人間の眼は、時間積分作用により、各領域の輝度変化をそのまま知覚せず平均化して知覚する[2]。この輝度平均化は、隣接画素間の輝度差を縮小するため、滑らかな表現となる一方で、元信号がもつ高周波成分を鈍らせ、観察者には鮮鋭感の劣化として認識される。第2図は、画素ずらし表示時の観察者に視認される信号レベルを、簡易的に1

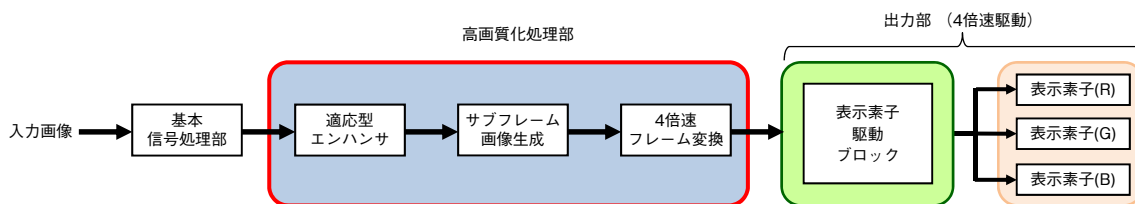
次元で表現した模式図である。入力信号に対し、投写位置を考慮しながら表示素子解像度(入力信号の1/2解像度)で再サンプリングした信号が図中②である。画素ずらし表示では、投写位置を1/2画素幅ずらして表示するため、1/2画素幅ずれた位置でサンプリングしている。視認される信号レベルは、同じ投写位置同士の平均値となる。その結果、隣接画素間の信号変化が緩やかとなり、高周波成分の再現性が劣化する(図中③)。高解像度表示のためには、この劣化に対する補償処理が必要となる。

〔2〕適応型エンハンサ処理の特徴

適応型エンハンサは、入力画像中の高周波成分を抽出し、あらかじめ信号強調することで、画素ずらし表示による高周波成分の再現性を向上させる処理であり、フィルタ係数を最適化した2次元エンハンサ処理がベースである。ただし、画像内のすべての高周波成分に対し同じ処理を適用した場合、リングングノイズや鮮鋭感および質感の劣化が発生する。そこで本処理では、特徴的な画質劣化が発生する高周波領域を抽出し、個別に適応処理を施すブロックを追加している。各適応処理によるゲイン係数をエンハンサの補正值に乗算することで、領域ごとに強調量を調整し、処理自体の弊害を抑制している。



第2図 画素ずらし表示での視認レベル
Fig. 2 Perceivable luminance under pixel shift display

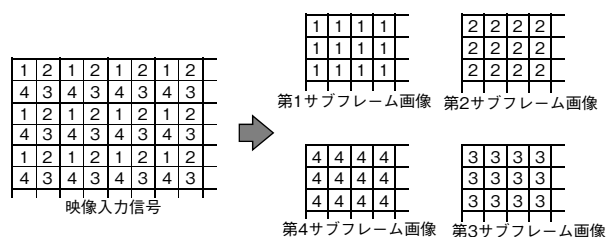


第1図 映像信号処理ブロック図
Fig. 1 Block diagram of image processing

2.3 サブフレーム画像生成処理

画素ずらし表示では、1フレーム期間を均等に4等分し（第1サブフレーム期間～第4サブフレーム期間）、その期間ごとに表示位置をシフトする。第1サブフレーム期間での表示位置を基準とすると、第2サブフレーム期間では、基準位置から水平方向に1/2画素分右方にずれた位置に映像を投写する。第3サブフレーム期間では、第2サブフレーム期間での表示位置から垂直方向に1/2画素分下方にずれた位置に映像を投写する。第4サブフレーム期間は、第3サブフレーム期間の位置から1/2画素分左方にずれた位置が画素位置となる。

サブフレーム画像生成処理は、1枚の入力画像から、各サブフレーム期間に表示する4枚の画像を生成する。これらのサブフレーム画像は、入力画像を表示位置に応じて表示素子の解像度で再サンプリングすることで生成される。第3図に再サンプリングの概念を示す。入力画像を、表示素子解像度の1画素に相当する水平垂直2画素×2画素ごとに領域分割し、各々の領域内で表示位置に相当する画素を抽出する。第1サブフレーム画像は、その期間の表示位置が左上であることから、各領域の左上の画素（図中「1」）の集合となる。同様に、第2サブフレーム画像から第4サブフレーム画像は、各々、右上、右下、左下の画素の集合となる。なお、入力画像の解像度が表示素子解像度の水平2倍、垂直2倍でない場合には、本処理の前段でスケージング処理を適用し、解像度を調整する。



第3図 サブフレーム画像生成の概念

Fig. 3 Creation of sub-frame images

2.4 4倍速フレーム変換処理

〔1〕 動画表示性能向上の概念

人間の視覚は、投写面上に表示されている動く物体に眼が追従し、網膜上の映像は静止している。しかし、3LCD方式およびDLP方式は、1フレーム期間の輝度を一定に保って表示するホールド型表示であるため、物体の動きが離散的となる。結果として網膜上では、位置のずれた映像を重ね合わせた映像となり、動画ぼやけとして知覚される。この動画ぼやけは解像度が高いほど知覚されやすい。動画ぼやけ改善には、フレームレートを上げてホールド期間を短くし、同時に各フレーム期間で物体の動き

に応じた映像を表示することで、網膜上の映像のずれ量を低減する必要がある。

Pixel Quadrupling技術では、動き適応型の4倍速フレーム変換処理とすることで、出力フレームレートを4倍にし、物体の動きに応じた画像を作成する。この処理により、ホールド期間の短縮および網膜上の映像のずれ量が低減され動画ぼやけは改善する。例えば60 Hz入力の場合、出力は240 Hzとなるが、240 Hz出力は人間の動画ぼやけの知覚限界と言われており[3]、この速さでは、各ホールド期間内でのずれ量は認識されず、動画表示性能が大きく向上する。

〔2〕 4倍速フレーム変換処理の特徴

4倍速フレーム変換処理は、動き解析を基に、各サブフレーム画像を、各々の表示タイミングに合わせて時間的に位相をずらした画像に変換し4倍速で出力する。

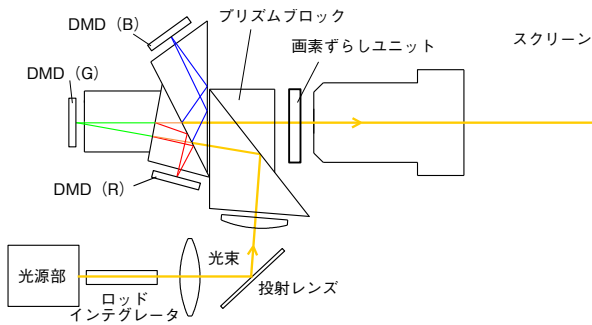
本処理では、まず、入力フレームレートで駆動する4枚のサブフレーム画像に対し、各々独立して、異なる位相ずらし量の変換処理を行う。動き解析および画像変換は、従来の動き補償型FRC（Frame Rate Conversion）を利用する。ずらし量は、各々の表示タイミングに応じた量を設定しており、第1サブフレーム画像は0となり、第2、第3、第4サブフレーム画像は、各々1/4、2/4、3/4位相となる。変換された各サブフレームは一旦フレームメモリーに格納され、4倍の速さで順次出力する。

3. 画素ずらしユニット

画素ずらしには、ガラスによる光の屈折作用を利用する。光路上に平行平板ガラスを配置し、光軸に垂直な面に対して平行平板ガラスを傾斜させると、屈折作用で射出光の光路が平行に移動する。この傾斜制御を2つの回転軸に対して行うことで、水平垂直2方向の画素ずらしが可能となる。

3.1 光学構成

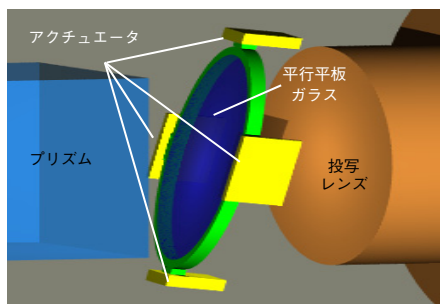
第4図は、プロジェクターの光源部を出た光束がスクリーンに届くまでの光学系を表す。光束は、まず色分離合成系であるプリズムブロックを通過する。プリズムの一部の界面にはダイクロイック層と呼ばれる波長選択反射層が形成されており、赤（R）緑（G）青（B）の光束に分離される。各光束は、それぞれDMDに入射し、各色に対応した映像信号に応じて変調される。変調された映像光は、プリズムにより再び1つの光束に合成される。その後、映像光は投写レンズで拡大され、スクリーンに映像が投映される。



第4図 光学システム (画素ずらしユニット含む)
Fig. 4 Optical system with pixel shift unit

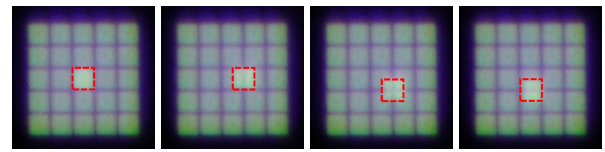
3.2 画素ずらしユニットの構成と動作

第5図に画素ずらしユニットの構成を示す。平行平板ガラスに2つの回転軸をもたせるために、4つのアクチュエータでガラスの上下左右4箇所を支持し、各支持点を変位させて傾斜をコントロールする構成とした。アクチュエータの制御は、センサによるフィードバック制御を導入することで、高い要求精度内での光路ずらしを実現した。光路ずらし量は数十 μm オーダーである。そして、このずらし量が10%変動すると、画素配置のバランスが崩れて画質劣化が検知されることを、主観評価で確認した。つまり光路シフト量を \pm 数 μm の精度でコントロールする必要がある。この要求精度に対し、フィードバック制御により約2%の誤差での追従を実現している。



第5図 画素ずらしユニットの構成
Fig. 5 Structure of pixel shift unit

スクリーン上で画素位置がシフトする様子を第6図に示す。背景の格子画像はスクリーン上での画素位置であり、赤枠で囲んだ領域が、画素と画素の間を埋めるように水平垂直1/2画素分ずつシフトすることを確認できる。



第6図 スクリーン上での画素ずらし
Fig. 6 Pixel shift on screen

4. 実用化に向けた検討

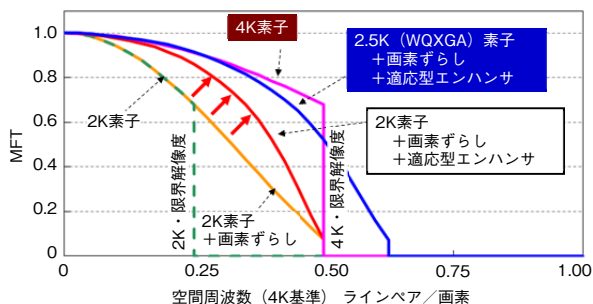
4.1 MTF解析による表示素子解像度検討

画素ずらし表示による解像度の向上を評価するため、シミュレーションによるMTF (Modulation Transfer Function) 解析を実施した。MTFとは、映像の細かさを表す空間周波数に対して、その周波数成分をどれだけ再現できるかという応答を示す指標である。表示装置のMTFは、画素開口率に対応する矩形 (くけい) 波形をフーリエ変換することで得られる。ここで画素開口率とは、画素領域の面積に対する実際に点灯する領域の面積の割合を指す。なお、Pixel Quadrupling技術は、水平垂直2方向に同じ割合だけ画素をずらすため、2方向の解像度への影響は同じとなる。よって本解析では、1次元フーリエ変換によりMTFを算出し、2K (1920 \times 1080画素) 表示素子による4K解像度の実現性を評価した。加えて、2Kと同サイズで現状最も高解像度であるWQXGA表示素子によるさらなる解像度向上の可能性の見極めを行った。

第7図に結果を示す。横軸は空間周波数で、4K基準で1画素あたりの白線と黒線のペア (ラインペア) の数で表す。4K表示素子で表現できる最大の解像度 (限界解像度) は、空間周波数0.5の解像度である。これは、1画素にはラインペアの一方、すなわち半分しか表示できないためである。また、空間周波数が高くなるほどMTFが低下するのは、画素開口率が0ではなく、点の情報がある幅をもって表現されることによる。

2K表示素子を画素ずらし表示は、水平垂直に各2倍のオーバーサンプリングと等価である。その結果、画素数は4Kとなり、限界解像度は4Kに達する。MTFは、2K素子のMTF曲線の延長線上を辿る。これに適応型エンハンサを適用することで、中間域の空間周波数領域のMTFも改善される。この結果、2K表示素子を用いた画素ずらし表示では、4K相当の再現性を有することを確認した。WQXGA表示素子では、限界解像度が4Kを超えて5K (5120 \times 3200画素) に達し、さらに中間域~高域の空間周波数領域でのMTFも向上することから、4K表示素子を超える高精細表示が可能である。以上の解析結果より、Pixel Quadrupling技術による4K プロジェクターの表示素

子としては、WQXGA表示素子が最適であると判断し、次節にて実用化検証を行った。



第7図 MTFによる解像度評価
Fig. 7 Resolution analysis by MTF

4.2 試作機による解像度向上効果確認

Pixel Quadrupling技術による解像度向上効果を確認するため、本技術を搭載した商品化試作機の開発を行った。外觀図および仕様を第8図および第1表に示す。試作機では、従来機種と互換性のある表示素子サイズ1.0インチ級での最高解像度であるWQXGAのDMD素子を用いており、Pixel Quadrupling技術により視認解像度は5120×3200画素となる。入力信号は解像度が4Kで、フレームレ



第8図 試作機外觀図
Fig. 8 Appearance of prototype

第1表 試作機仕様

Table 1 Specifications of prototype

	Prototype
表示素子	0.90”(16:10) DLP×3 WQXGA (2560×1600)
光源	レーザー + 蛍光体
入力信号	4K / 60Pまで
視認解像度	WQXGA×4 (5120×3200)
光出力	10000 lm
出力フレームレート	240 Hzまで (動き補償有り)
光軸シフト量	V: +/- 68 %, H: +/- 29 %
外形寸法(W×H×D)	578×270×725 mm
質量	46 kg

ト60 Hzの信号まで対応している。加えて、表示素子サイズが従来機種と同等サイズであるため、光学システムサイズへの影響は無く、また、画素ずらしユニットも、プリズムブロックと投写レンズとの間のスペースに収まる形状サイズにすることで、筐体(きょうたい)サイズへの影響は無い。これにより、1.4インチ級の大型の表示素子を用いる他社4K商品と比較して、約半分のサイズおよび軽量化を達成している。また、世界初の240 Hzフレーム駆動での動き補償により、動画ぼやけを低減し、静止画のみならず動画においても高画質を実現した。

本試作機を用いて、Pixel Quadrupling技術とWQXGA解像度のDMD素子による解像度向上の効果について、実写での目視評価を実施した。第9図に実際の表示映像の撮影結果を示す。図中の入力映像(4K)は、他社4Kプロジェクターで映像を投写し、撮影したものである。図中①にて、WQXGA素子を用いながらも、画素ずらしにより4Kの周波数成分である細かい布の模様が再現できている。さらに、図中②にて、適応型エンハンサを適用し、解像感を向上させることで、4Kと同等以上の高精細画質を実現している。これは、4.1節のMTFの解析結果と合致しており、Pixel Quadrupling技術の有効性を実証している。



第9図 Pixel quadrupling技術による改善効果
Fig. 9 Improvement by pixel quadrupling technology

5. まとめ

スクリーン上での解像度を4倍に向上する、Pixel Quadrupling技術を開発した。本技術は、1/2画素幅での高速画素ずらしにより、表現する画素数を増加させながら、画素感の無い滑らかな映像表示を可能としている。また、高速での画像出力を利用して動画ぼやけの無い高い動画表示性能も同時に実現している。本技術とWQXGA解像度のDMD素子との組み合わせにより、筐体サイズの増加を伴わずに4K以上の高解像度表示を実現した。

Pixel Quadrupling技術は、表示素子による制約を受けない技術である。例えば、4K解像度のDMD素子を用いることで、他社に先駆けて8K解像度のプロジェクターへの

展開が可能である。今後も本技術を通じて、業界に先駆けた高付加価値の創出に取り組む。

参考文献

- [1] 中島義充 他, “応用システム,” プロジェクターの最新技術, 西田信夫(編), シーエムシー出版, 東京, 2005, pp.149-153.
- [2] 視覚情報処理ハンドブック, 初版, 朝倉書店, 東京, 2000, pp. 219-220.
- [3] 黒木義彦 他, “通常および高フレームレート映像刺激が脳波に及ぼす効果,” 映像情報メディア学会誌 vol.67, no.8, pp. J340-J346, 2013.

執筆者紹介



井上 益孝 Masutaka Inoue
AVCネットワークス社
ビジュアルシステム事業部
Visual System Business Div.,
AVC Networks Company



栞本 吉弘 Yoshihiro Masumoto
AVCネットワークス社
ビジュアルシステム事業部
Visual System Business Div.,
AVC Networks Company



野口 俊之 Toshiyuki Noguchi
AVCネットワークス社
ビジュアルシステム事業部
Visual System Business Div.,
AVC Networks Company



明山 保 Tamotsu Akeyama
AVCネットワークス社
ビジュアルシステム事業部
Visual System Business Div.,
AVC Networks Company



増谷 健 Ken Mashitani
AVCネットワークス社
ビジュアルシステム事業部
Visual System Business Div.,
AVC Networks Company
博士(工学)



安部 高明 Takaaki Abe
AVCネットワークス社
ビジュアルシステム事業部
Visual System Business Div.,
AVC Networks Company